

DESING OF PLDMOS TRANSISTOR IN BCD TECHNOLOGY

Ladislav Šeliga

Master Degree Programme (2), FEEC BUT

E-mail: xselig02@stud.feec.vutbr.cz

Supervised by: Ondřej Hégr, Jaroslav Pjenčák

E-mail: hegr@feec.vutbr.cz, Jaroslav.Pjencak@onsemi.com

Abstract: This paper describes a design of high voltage PLDMOS transistor in BCD technology. Lateral devices are sensitive to changes in geometrical parameters in general. The level of variability is given by manufacturing process, especially by photolithography. Thus, designer has to consider such kind of variability in the device design. This work is focused on L_{EPI} parameter which is distance between Nwell and Pdrift layer. Simulated electrical parameters are compared with measured data.

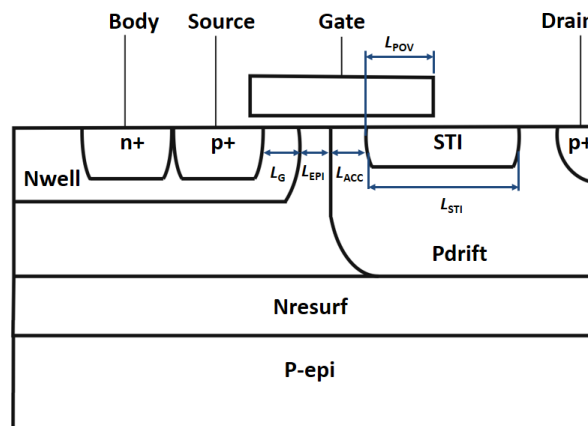
Keywords: TCAD, LDMOS, BCD technology, sensitivity to geometrical parameters

1. ÚVOD

Mnoho elektronických aplikací potřebuje vyšší napětí, než je napájecí napětí CMOS obvodů. Typický rozsah napětí je 30 – 40 V pro řídicí obvody displeje, 70 V pro automobilový průmysl a 100 V pro telekomunikaci [1]. BCD technologie integruje výkonové komponenty a standardní CMOS logiku na jeden čip. Výkonové možnosti jsou zajištěny použitím LDMOS tranzistorů, které lze relativně lehce integrovat do výrobního procesu.

2. PLDMOS TRANZISTOR

Na obrázku 1 je zobrazen schematický řez typickým p-typovým LDMOS (Lateral Diffused MOS) tranzistorem, který se využívá v BCD (Bipolar-CMOS-DMOS) technologii jako vysokonapěťový prvek. Tranzistor má čtyři elektrody, které se nazývají Body, Source, Gate, Drain.



Obrázek 1: Řez PLDMOS tranzistorem [2]

Na obrázku 1 jsou zakótovány základní geometrické parametry, které ovlivňují elektrické parametry tranzistoru. Vzdálenost L_G definuje délku vodivého kanálu, L_{EPI} vymezuje vzdálenost mezi vrstvami Nwell a Pdrift, L_{ACC} definuje délku akumulární oblasti v Pdrift regionu, L_{POV} definuje přesah polykřemíkového hradla nad STI izolací a L_{STI} určuje délku STI (Shallow Trench Isolation) izolace. Délka této mělké laterální izolace má vliv na průrazné napětí tranzistoru, pro krátkou STI izola-

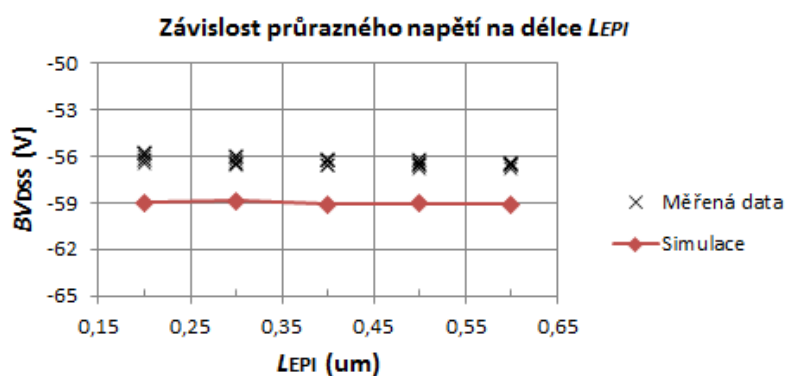
ci se elektrický průraz přesune z rozhraní vrstev Pdrift a Nresurf na povrch struktury a průrazné napětí klesne. Dále hrana polykřemíku, který tvoří Gate elektrodu tranzistoru, musí u elektrody Drain končit na tlustém oxidu (STI izolace), aby nedošlo k elektrickému průrazu tenkého gate oxidu.

3. SIMULACE ZMĚNY VZDÁLENOSTI L_{EPI} V PROGRAMU TCAD

Simulace změny geometrických parametrů byly prováděny v programu SPROCESS, který simuluje kompletní výrobní proces daného prvku, hodnoty elektrických parametrů byly získány pomocí programu SDEVICE. Podrobnější informace o programech jsou dostupné na [3].

3.1. PRŮRAZNÉ NAPĚTÍ BV_{DSS}

Průrazné napětí BV_{DSS} představuje maximální napětí na elektrodě Drain, než dojde k elektrickému průrazu na rozhraní vrstev Pdrift a Nresurf. Napětí na elektrodě Drain se postupně zvyšuje, dokud proud přes tuto elektrodu nepřekročí hodnotu 1 nA, kdy se určuje průrazné napětí. Ostatní elektrody jsou při tomto testu uzemněny.

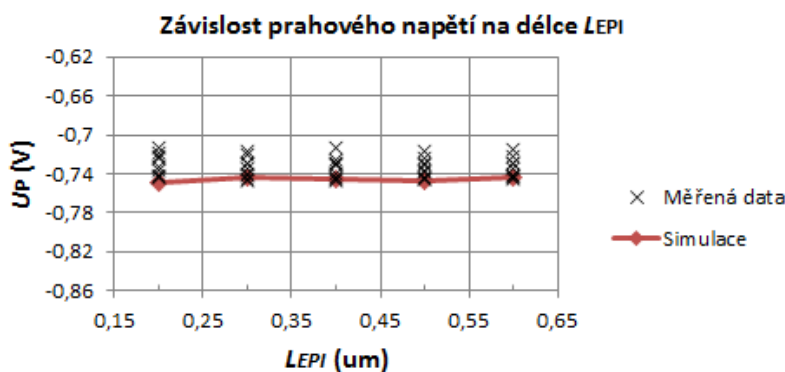


Obrázek 2: Simulace závislosti průrazného napětí na délce L_{EPI}

Na obrázku 2 je simulovaná závislost průrazného napětí BV_{DSS} na vzdálenosti L_{EPI} porovnána s měřenými daty. Minimální simulovaná hodnota průrazného napětí je -58,99 V a maximální hodnota je pak -59,09 V. Vliv změny vzdálenosti L_{EPI} na průrazné napětí tranzistoru je tedy zanedbatelný. Rozdíl mezi simulovanými a měřenými daty je přibližně 3 V, tento rozdíl je způsoben použitými fyzikálními modely při simulaci.

3.2. PRAHOVÉ NAPĚTÍ U_P

Prahové napětí se určuje pro napětí na elektrodě Drain $U_{DS} = 0,1$ V, napětí elektrody Gate se zvyšuje z nulové hodnoty na maximální provozní napětí. Prahové napětí je pak extrahováno z převodní charakteristiky v bodě, kde transkonduktance dosahuje maximální hodnoty.

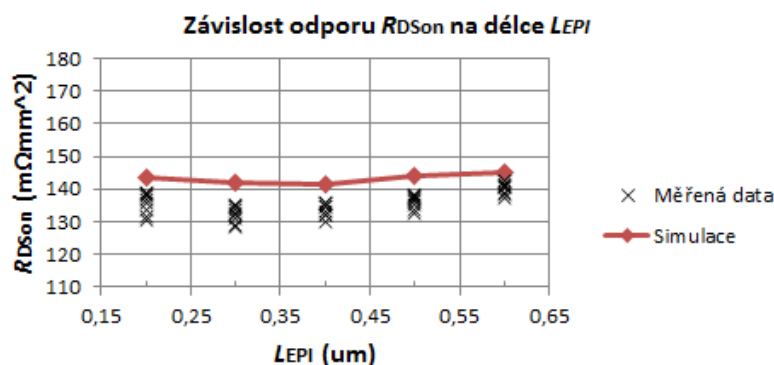


Obrázek 3: Simulace závislosti prahového napětí U_P na délce L_{EPI}

Na obrázku 3 je simulovaná závislost prahového napětí U_P na vzdálenosti L_{EPI} a porovnání s naměřenými daty. Minimální simulovaná hodnota prahového napětí je $-0,743$ V, maximální hodnota je $-0,748$ V. Prahové napětí tranzistoru je zanedbatelně závislé na změně parametru L_{EPI} . Simulované hodnoty prahového napětí se shodují s měřenými daty, simulované hodnoty se pohybují v rozptylu měřených hodnot.

3.3. ODPOR KANÁLU R_{DSon}

Odpor kanálu R_{DSon} je extrahován z výstupní charakteristiky jako převrácená hodnota sklonu křivky v lineární oblasti pro maximální pracovní napětí na elektrodě Gate.



Obrázek 4: Simulace závislosti odporu R_{DSon} na délce L_{EPI}

Na obrázku 4 je simulovaná závislost odporu kanálu R_{DSon} na změně vzdálenosti L_{EPI} a porovnání s naměřenými daty. Minimální simulovaná hodnota odporu kanálu je $141,3$ $\text{m}\Omega\text{mm}^2$, maximální simulovaná hodnota je $145,21$ $\text{m}\Omega\text{mm}^2$. Minimální hodnota odporu kanálu je pro vzdálenost $0,4$ μm , při snížení vzdálenosti L_{EPI} dochází ke kompenzaci příměsí vrstev Nwell a Pdrift, což vede ke zvýšení odporu R_{DSon} . Rozdíl mezi simulovanými a měřenými daty je v průměru 6 $\text{m}\Omega\text{mm}^2$.

4. ZÁVĚR

Z uvedených výsledků lze konstatovat, že změna vzdálenosti L_{EPI} má vliv pouze na hodnotu odporu kanálu R_{DSon} , průrazné napětí BV_{DSS} a prahové napětí U_P se změnou vzdálenosti mezi vrstvami Nwell a Pdrift nemění. Tvary simulovaných průběhů elektrických veličin se shodují s naměřenými daty, jsou však posunuty vůči měřeným hodnotám. Tento rozdíl je způsoben použitými fyzikálními modely a rozdíly mezi reálným a simulovaným koncentračním profilem tranzistoru.

PODĚKOVÁNÍ

Tento příspěvek vznikl za podpory společnosti ON Semiconductor, která poskytla licenci k programu TCAD a přístup k výpočetním zdrojům.

REFERENCE

- [1] BALIGA, B.J. An overview of smart power technology. Electron Devices [online]. 1991, VOL. 38, NO. 7, 1568 - 1575 [cit. 2014-03-03]. Dostupné z: <http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=85151&isnumber=2788>.
- [2] WALKER, John L. Handbook of RF and microwave power amplifiers. New York: Cambridge University Press, 2012, xiii, 687 p. ISBN 978-052-1760-102.
- [3] Synopsys TCAD. Synopsys [online]. © 2014 [cit. 2014-03-03]. Dostupné z: <http://www.synopsys.com/Tools/TCAD/Pages/default.aspx>