

DATA AQUSITION CARD DESIGN

Pavel Badin

Master Degree Programme (2), FEEC BUT

E-mail: xbadin03@stud.feec.vutbr.cz

Supervised by: Jan Mikulka

E-mail: mikulka@feec.vutbr.cz

Abstract: This document describes basic information about the design of fast card, used for high speed data generation and aquisition. This card is going to be used for measuring of nuclear quadrupole resonance. The first part of this paper describes used development kit and peripherals design. Second part of this thesis is focused on signal processing. Signal processing is used to suppress very high noise signals. In the last part, there are shown actual results of this project.

Keywords: FPGA, signal processing, high speed data generation and aquisition, NEXYS3

1. ÚVOD

Tato práce se zabývá návrhem digitální karty pro generování a měření VF signálů. Navržená karta bude sloužit pro měření nukleární kvarupólové rezonance. V první část tohoto dokumentu lze nalézt popis vývojového kitu NEXYS3 a detaily o návrhu periférií pro generování a měření VF signálů. Druhá část práce se zabývá digitálním zpracováním signálu. Díky vhodnému digitálnímu zpracování signálu je možné zobrazit i signály mnohem menší, než je velikost šumu. Poslední část článku popisuje dosažené výsledky této práce.

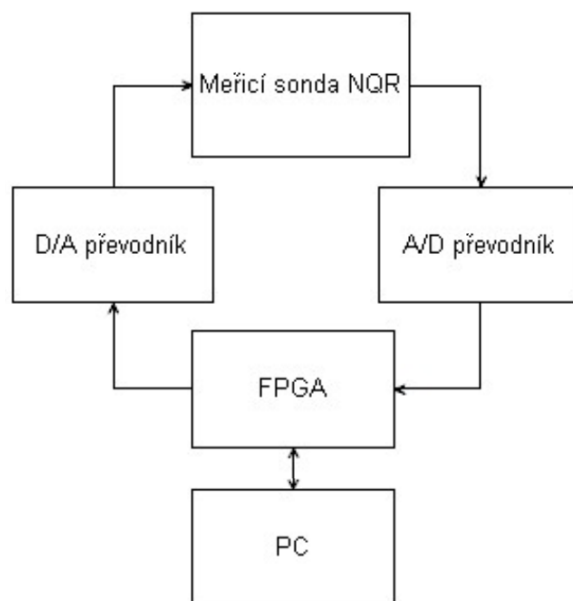
2. NÁVRH MĚŘICÍ KARTY S OBVODEM FPGA

Nukleární kvadrupólová rezonance umožňuje detekci jistých druhů látek v přítomnosti měřicí sondy. Tento jev může být také užit pro velmi přesné měření teploty. Pro obsluhu měřicí sondy je třeba mít zařízení, které umí generovat signál o frekvenci od 100 kHz po 30 MHz. Rezonanční odezva materiálu má stejnou frekvenci, jako generovaný signál. Minimální požadovaná vzorkovací frekvence A/D převodníku musí splňovat Shannonův teorém. A/D převodník tedy musí mít vzorkovací frekvenci alespoň 60 MHz. Pro tvorbu signálu pomocí D/A převodníku platí stejné kritérium. Pro tvorbu signálu o frekvenci 30 MHz je třeba na D/A převodník posílat hodnoty požadovaného výstupu s frekvencí alespoň 60 MHz.

Pro takto rychlou komunikaci s převodníky již nelze užít mikrokontroléry. Pro tuto práci jsou velmi vhodné programovatelné hradlové pole (dále jen FPGA). Při programování těchto obvodů tvoříme přímo hardware obvodu. Díky tomu lze dosáhnout masivní paralelizace a při užití proudového zpracování dat lze dosáhnout velmi vysokých taktovacích frekvencí. Principiální schéma zapojení měřicí karty k měřicí sondě NQR je uvedeno na obrázku 1. Vidíme že FPGA generuje data pro D/A převodník a paralelně k tomu snímá data z A/D převodníku. Komunikace s PC je zajištěna pomocí sběrnice USB, se kterou FPGA komunikuje přes obvod FTDI.

2.1. VÝVOJOVÝ KIT NEXYS3, NÁVRH PERIFERÍÍ

Jelikož v době tvorby této práce nebyly známy všechny požadavky pro návrh karty, zdálo se nejvhodnější pro práci použít vývojový kit. Pro práci byl vybrán kit NEXYS3. Tento kit obsahuje obvod FPGA, konektory pro připojení periférií s D/A a A/D převodníkem, rychlou SDRAM paměť, obvod FTDI pro komunikaci s PC atd.



Obrázek 1: Principiální schéma zapojení měřicí karty k sondě NQR

Při návrhu periférií je nutné dodržovat správné zásady návrhu obvodů z hlediska EMC. Při užití digitálních signálů s takto vysokými frekvencemi může docházet k odrazům na vedení, přeslechům či vyzařování rušivých signálů. Kritické signálové cesty musí být co nejkratší, nesmí vést blízko vedení náchylných na EMI a všechny obvody musí mít dostatečně filtrované napájení. Velmi vhodná je kombinace elektrolytických kondenzátorů paralelně s keramickými. Je tím dosažena dostatečně nízká hodnota ESR a ESL a zároveň má napájení dostatečně velkou kapacitu pro snížení zvlnění napájecího napětí.

3. DIGITÁLNÍ ZPRACOVÁNÍ SIGNÁLU

Měřená rezonanční odezva materiálu v sondě je velmi slabá. Měřený signál silně zaniká v šumu a není možné jej pozorovat bez správného číslicového zpracování dat. Číslicové zpracování dat se dělí na dvě části. První je předzpracování měřeného signálu již v obvodu FPGA. Využívá se skutečnosti, že lze měřený signál průměrovat. Průměrováním měření se ruší náhodné složky šumu a deterministická rezonanční odezva naopak roste. Po dokončení všech měření je předzpracovaný signál odeslán ke složitějšímu číslicovému zpracování na PC.

Pro sledování rezonanční odezvy v čase je vhodné na signál v časové doméně aplikovat FIR filtr. Výhodou FIR filtru je jeho stabilita v případě použití jakkoli velkého počtu koeficientů. FIR filtr musí být navrhnout jako pásmová propust, přičemž měřená odezva se musí nacházet právě v propustném pásmu.

Pro celkové vyhodnocení rezonanční odezvy se užívá analýza spektra signálu. Pro převedení signálu z časové domény do frekvenční domény se užívá diskrétní fourierova transformace. Ta je dána následujícím vztahem (1):

$$X(m) = \sum_{n=0}^{N-1} x(n) \cdot e^{-j \cdot 2 \cdot \pi \cdot n \cdot m / N} \quad (1)$$

$m \in \langle 1, 2, \dots, N-1 \rangle$, kde m je index výstupu ve frekvenční doméně,

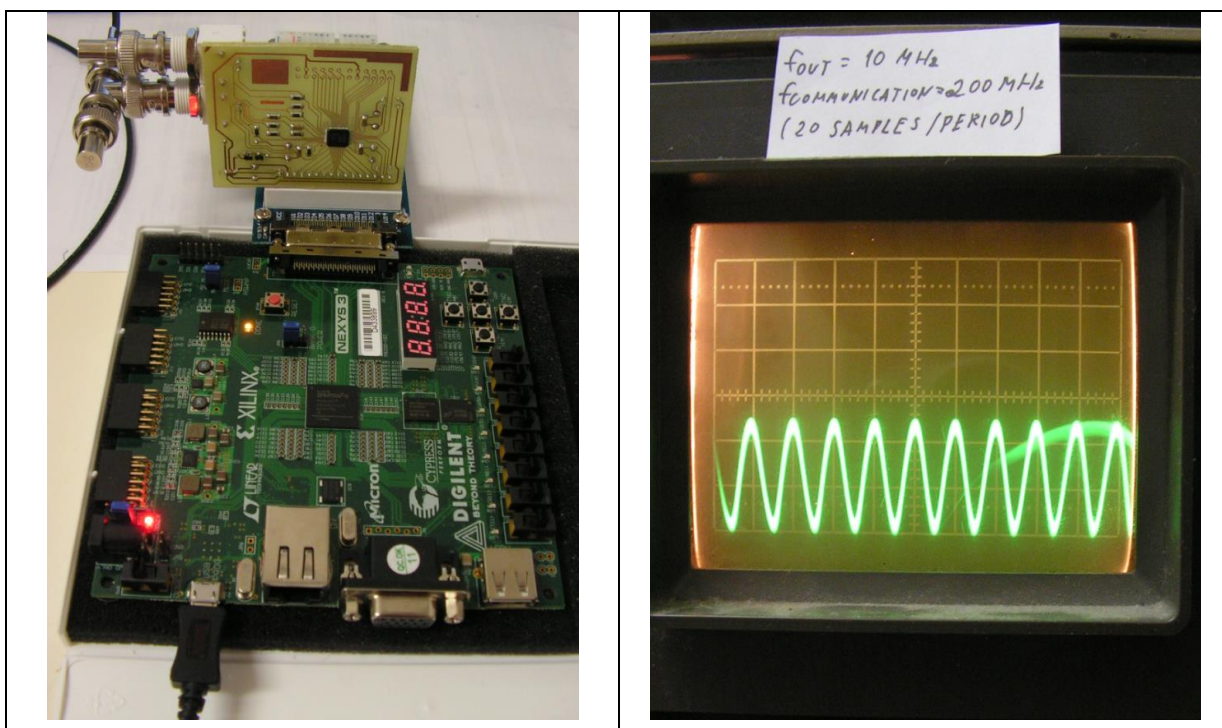
$n \in \langle 1, 2, \dots, N-1 \rangle$, kde n je index vzorku v časové doméně,

N je počet vzorků signálu.

4. DOSAŽENÉ VÝSLEDKY PRÁCE

V obvodu FPGA byla naprogramována jednoduchá komunikační jednotka UART pro komunikaci s FTDI obvodem. Byla otestována synchronní komunikace s SDRAM pamětí a byl otestován periferní obvod s D/A převodníkem. Hodnotu na výstupu D/A převodníku lze měnit až s frekvencí 200 MHz. Ukázka vývojového kitu NEXYS3 a připojeného D/A převodníku je na obrázku 2. Na obrázku 2 je také zobrazen výstup D/A převodníku.

Dále byl v PC vytvořen program pro výpočet DFT a FFT bez použití jakýchkoli knihoven k tomu určených. Práce se momentálně věnuje návrhu A/D převodníku.



Obrázek 2: Vývojový kit NEXYS3 s připojeným D/A převodníkem (vlevo) a signál generovaný D/A převodníkem (vpravo)

5. ZÁVĚR

Tento článek se zabývá návrhem rychlé měřicí karty pro měření nukleární kvarupólové rezonance. V práci je popsán vývojový kit NEXYS3 a návrh periférií s D/A a A/D převodníkem. Dále jsou uvedeny informace o číslicovém zpracování signálu a o dosažených výsledcích práce. Periferie s D/A převodníkem již byla realizována a momentálně se pracuje na návrhu periferie a A/D převodníkem.

REFERENCE

- [1] PINKER, Jiří a Martin POUPA. *Číslicové systémy a jazyk VHDL*. 1. vyd. Praha: BEN – technická literatura, 2006. ISBN: 80-7300-198-5.
- [2] ŠŤASTNÝ, Jakub. *FGPA prakticky: Realizace číslicových systémů pro programovatelná hradlová pole*. 1. vyd. Praha: BEN – technická literatura, 2010. ISBN: 978-80-7300-261-9.