

GRAPHIC INTERFACE FOR INDUSTRIAL DISPLAY IN GATE ARRAY

Jakub Drbal

Bachelor Degree Programme (3), FEEC BUT

E-mail: xdrbal04@stud.feec.vutbr.cz

Supervised by: Marián Pristach

E-mail: xprist00@stud.feec.vutbr.cz

Abstract: The project deals with design and realization of graphic interface that allows rendering of characters and basic text formatting on the industrial display. This interface is designed for Spartan 3 gate array. Communication with superior system is through serial interface. Design is separated into five parts in order to achieve easier modification of the design. For example there is possible to change type of the communication, external RAM memory or type of the display (resolution, frame rate, color depth).

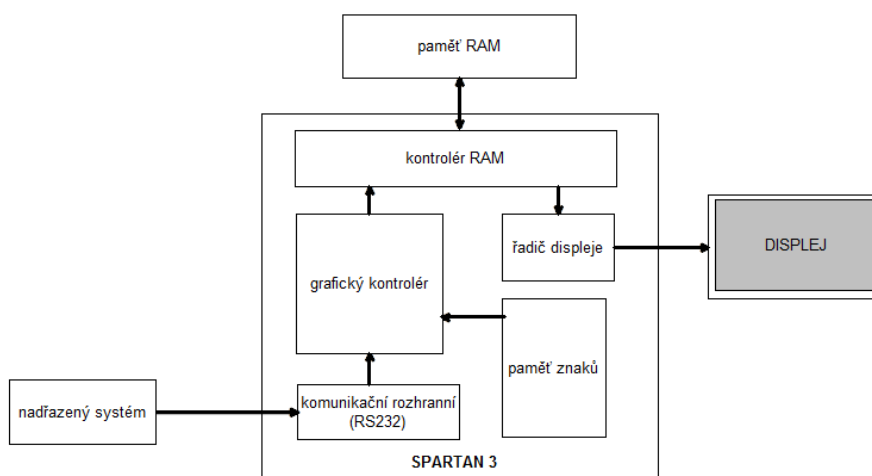
Keywords: graphic interface, FPGA, VHDL, industrial display

1 ÚVOD

Pro komunikaci mezi strojem a jeho uživatelem jsou nejvíce využívány displeje. Slouží k předávání informací o jeho nastavení, v jakém stavu se nachází a informuje o mnoha dalších událostech. Tato práce se zabývá návrhem rozhraní, které bude obsluhovat grafický displej a umožňovat vykreslování základních znaků a jejich formátování. Displej pro testování tohoto rozhraní (Sharp LQ043T1DG01) má rozlišení 480 x 272 pixelů a barevnou hloubku 24 bitů. Více o použitém displeji v [1].

2 NÁVRH GRAFICKÉHO ROZHRANÍ

Návrh samotného rozhraní byl rozdělen do pěti částí tak, aby byla co nejjednodušší možnost jejich modifikace např. změna typu displeje (rozlišení, obnovovací frekvence, hloubka barev), typ paměti RAM, typ komunikace s vnějším systémem atd. Blokové schéma rozhraní je na obrázku 1. Návrh byl napsán v jazyce VHDL a implementován do hradlového pole Xilinx Spartan 3 [2].



Obrázek 1: Blokové schéma rozhraní

2.1 GRAFICKÝ KONTROLÉR

Hlavním blokem rozhraní je grafický kontrolér. Slouží ke generování obsahu vnější paměti RAM sloužící jako video paměť. Po resetu zajišťuje vymazání obsahu paměti. Jednotlivé instrukce a data jsou přijímány z bloku komunikačního rozhraní. Kontrolér umožňuje měnit barvu pozadí a znaků, vykreslování znaků a základní formátování textu. Zajišťuje také posun ukazatele po zapsání znaku nebo přijetí formátovací instrukce. V tomto bloku je přesně určené kolik znaků je možné zapsat na řádek a počet řádků zobrazitelných na displeji. Pro zvolený displej je to, při velikosti jednoho znaku 8 x 16 pixelů, například 53 znaků na řádek a 17 řádků textu.

2.2 ŘADIČ DISPLEJE

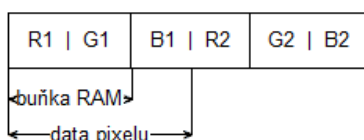
Pro generování video a synchronizačních signálů slouží blok řadiče displeje. Tento blok zajišťuje, aby data byla odesílána synchronně v přesně daném sledu, který je určen taktovacím signálem (pro zvolený displej 9 MHz) a také zabezpečuje dodržení doby synchronizace a zatemnění. Časování použitého displeje je v tabulce 1. Data, která budou zobrazena, jsou získána z bloku kontroléru RAM, který je načítá z vnější paměti RAM do vnitřní výstupní paměti.

	horizontální	vertikální
přední zatemnění	2 takty	2 řádky
šířka impulsu	41 taktů	10 řádků
zadní zatemnění	2 takty	2 řádky
viditelný obraz	480 taktů	272 řádků
celkem	525 taktů	286 řádků

Tabulka 1: Časování displeje Sharp LQ043T1DG01

2.3 KONTROLÉR PAMĚTI RAM

Obraz, který má být zobrazen, je uložen ve vnější paměti RAM (ISSI IS61LV25616AL-10T) [3] s velikostí 256k x 16b. Data jsou ukládána za sebou v pořadí jak budou zobrazena na displeji. Protože pro vybraný displej je potřeba pro jeden pixel uložit 24 bitové slovo a vnější paměť má šířku dat pouze 16 bitů, bylo nutné tato data rozdělit do dvou buněk paměti (viz. obrázek 2). Pro řízení zápisu a čtení z této paměti slouží blok kontroléru paměti RAM. Jeho modifikací je možné změnit typ vnější paměti (DRAM, SRAM, případně šířku dat).



Obrázek 2: Uložení jednoho pixelu v paměti

2.4 KOMUNIKAČNÍ ROZHRANÍ

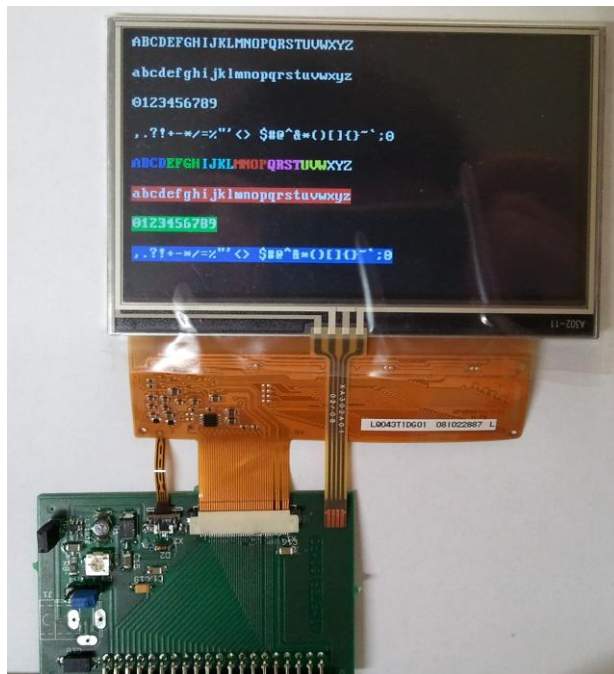
Pro komunikaci s nadřazeným systémem bylo implementováno komunikační rozhraní. Momentálně umožňuje pouze příjem dat. Je sériové typu RS232C. Parametry přenosu jsou napevno nastaveny (19200 Baudů, 8 datových bitů, sudá parita, 1 stop bit) a lze je měnit přímo v kódu. V budoucnosti je možné toto rozhraní modifikovat, tedy změnit typ komunikace a její parametry.

2.5 PAMĚŤ ZNAKŮ

Jednotlivé znaky ASCII tabulky jsou uloženy v paměti typu ROM vytvořené přímo v hradlovém poli. Tato paměť je synchronní. Díky tomu je využita bloková paměť nacházející se v obvodu Spartan 3 a nejsou tak zbytečně zabrány programovatelné bloky. Paměť je organizována jako pole o velikosti 128 znaků a každý znak má 16 řádků po 8 bitech. Změnou obsahu paměti je možné měnit font a velikost znaků.

3 REALIZACE ROZHRAŇÍ

Funkčnost navrženého rozhraní bylo otestováno pomocí vývojového kitu S3 Board, který obsahuje obvod Spartan 3 XC3S200. Pro připojení displeje byla navržena rozšiřující deska (viz. Obr. 3), která také zajišťuje napájení podsvětlení displeje. Zdroj na desce [4] zvyšuje napětí z 5 V na napětí přibližně 30 V potřebné pro zajištění pracovního proudu LED diodami, které slouží k podsvětlení displeje. Proud je nastaven pomocí trimru na rozšiřující desce (přibližně od 2 mA do 20 mA).



Obrázek 3: Displej připojený k rozšiřující desce

4 ZÁVĚR

Realizované rozhraní se momentálně nachází ve fázi ladění jednotlivých bloků. Dále bude navržena deska, která bude obsahovat obvod hradlového pole Spartan 3 XC3S200 a vše potřebné pro připojení displeje. Tato deska bude sloužit k demonstraci funkcí navrženého rozhraní. Součástí desky budou další periferie (USB konektor s převodníkem na RS232, PS2 konektor pro připojení klávesnice, slot na SD kartu atd.), které umožní rozšíření funkce návrhu v budoucnu a vytvoření komplexního zařízení.

REFERENCE

- [1] SHARP. LQ043T1DG01 TFT-LCD Module[online]., 2006-7-21 [cit. 2011-12-06]. Dostupné z WWW: http://www.sharpsme.com/webfm_send/1685.
- [2] XILINX. Spartan-3 FPGA Family: Data Sheet [online]. V2.5, 2009-12-4 [cit. 2011-12-02]. Dostupné z WWW: http://www.xilinx.com/support/documentation/data_sheets/ds099.pdf.
- [3] ISSI. 256K x 16 high speed asynchronous CMOS static RAM with 3.3V supply [online]., Rev. F., 2011-12-15 [cit. 2012-02-22]. Dostupné z WWW: http://www.xilinx.com/support/documentation/data_sheets/ds099.pdf.
- [4] LINEAR TECHNOLOGY. LT1932 Constant-Current DC/DC LED drive in Thin SOT [online]., [cit. 2011-12-11]. Dostupné z WWW: <http://cds.linear.com/docs/Datasheet/1932f.pdf>.