

# EVOLUTIONARY DESIGN OF DIGITAL CIRCUITS AT THE GATE LEVEL

Zdeněk VAŠÍČEK, Master Degree Programme (4)  
Dept. of Computer Systems, FIT, BUT  
E-mail: xvasic11@stud.fit.vutbr.cz

Supervised by: Dr. Lukáš Sekanina

## ABSTRACT

This paper deal with method of evolutionary design which is efficient for the automatic design of small digital circuits. The method was utilized to design conventional circuits (such as multipliers and sorting networks) as well as unconventional circuits (such as signal separators) that are difficult to design for human designers.

## 1 ÚVOD

Představme si, že máme pole programovatelných elementů (hradel) a naším požadavkem je najít konfiguraci a propojení jednotlivých elementů tak, aby vytvořený obvod realizoval požadovanou funkci. Tento problém je sice klasickými konvenčními metodami návrhu digitálních obvodů řešitelný, avšak jen do jisté míry. Při klasickém návrhu vycházíme z toho, že máme zadanou pravdivostní tabulku a teoreticky nekonečný počet hradel, které můžeme využít. Problém nastává v okamžiku, kdy je počet hradel omezen a my máme realizovat obvod pouze z těchto hradel. Můžeme také požadovat vytvoření obvodu, který sice nerealizuje přesně požadovanou funkci, neboť k jeho vytvoření by bylo zapotřebí většího počtu hradel, ale vykazuje co nejmenší odchylku od požadované funkce.

Ukazuje se, že tento problém je možné úspěšně řešit pomocí evolučních algoritmů. Kromě známých kombinačních obvodů jako jsou sčítačky, násobičky, řadicí sítě, apod., které je člověk schopen pomocí určitých metod navrhnout, však lze pomocí evoluce navrhovat i obvody, které by člověk nebyl schopen konvenčními postupy vytvořit.

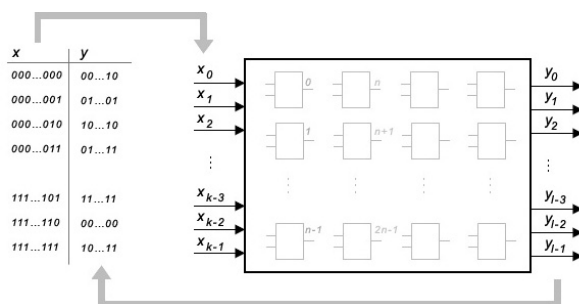
Kromě kombinačních obvodů lze navrhovat i obvody sekvenční. Problémem však je značná výpočetní náročnost oproti návrhu kombinačních obvodů, neboť je při vyhodnocování funkčnosti obvodu zapotřebí několik průchodů.

## 2 POUŽITÝ EVOLUČNÍ ALGORITMUS

Z různých evolučních technik jsme pro tuto problematiku zvolili kartézské genetické programování (CGP) [1], kde je obvod reprezentován dvourozměrnou maticí  $m \times n$  pro-

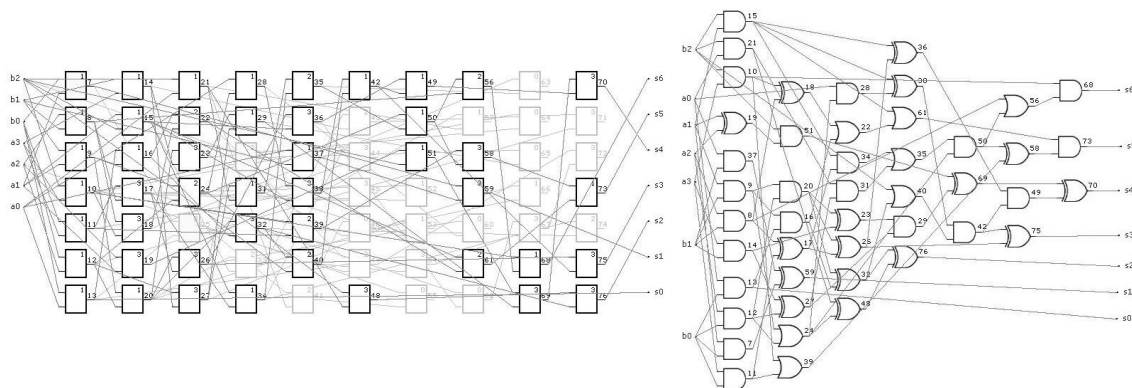
gramovatelných elementů, která má  $k$  vstupů a  $l$  výstupů, viz obrázek 1. Pomocí evoluce hledáme propojení jednotlivých elementů matice a jejich konfiguraci (jakou funkci element realizuje). Cílem je nalézt nejlepší konfiguraci tak, aby vytvořený obvod realizoval požadovanou funkci, případně nalézt pokud možno co nejbližší řešení k požadovanému.

Na vstup obvodu se přikládají postupně všechny kombinace, na které má být schopen obvod reagovat a testuje se, kolik výstupních kombinací se shoduje s předepsanými hodnotami výstupu (tzv. fitness hodnota). Během evoluce jsou přijímány pouze obvody, které mají vyšší fitness. Podrobnější informace o CGP a jeho použití je možné najít v [2]



Obrázek 1: Schéma uspořádání CGP pro návrh digitálních obvodů

### 3 EXPERIMENTY



Obrázek 2: Násobička 3x4 bity, rozmístění v matici 8x7 (vlevo) a překreslená varianta (vpravo)

#### 3.1 NÁSOBIČKA

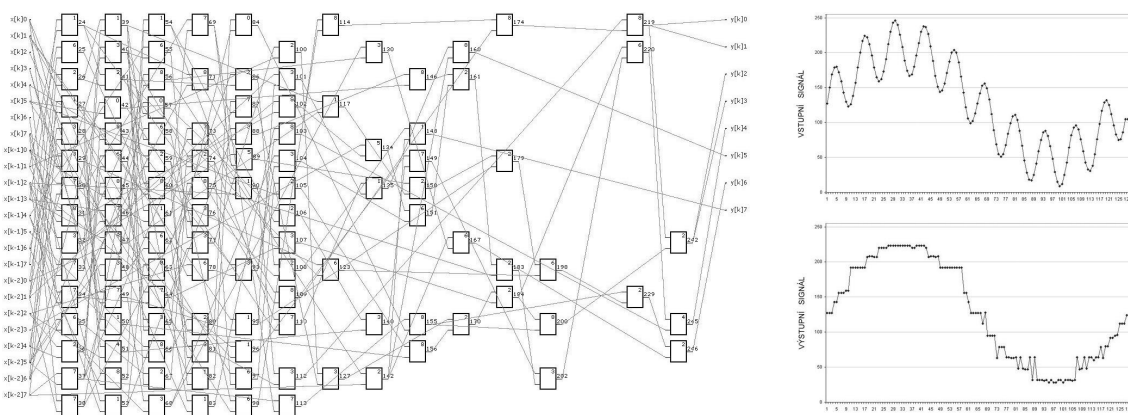
Konvenční metody návrhů vícebitových násobiček jsou založeny na použití jednobitových úplných sčítaček. Těmito metodami dostáváme pravidelné struktury, kde je předem známo jak zpoždění tak i potřebný počet hradel.

Pomocí evoluce můžeme navrhovat násobičky složené z jednotlivých hradel a zaměřit se na minimalizaci zpoždění nebo na minimalizaci potřebného počtu hradel. Další možností je navrhovat obvody tak, aby je bylo možné použít v zřetěženém provozu bez

nutnosti přidávat další logiku. Na obrázku 2 je ukázka jednoho z evolucí nalezených řešení násobičky 3x4 bity složené z 46 hradel, která má zpoždění 7T (znovuobjevení dosud nejlepšího známého řešení).

### 3.2 SEPARÁTOR SIGNÁLU

Jedním z obvodů, které není člověk schopen přímo navrhnout, je separátor signálu. Po takovém obvodu požadujeme, aby ze vstupního signálu, který je složen ze dvou sinusových signálů o různých frekvencích, odstranil jeden signál. Do obvodu vstupují postupně osmibitové vzorky signálu  $x[k]$  a jeho zpožděné varianty  $x[k-1]$  a  $x[k-2]$ , na výstupu přímo odebíráme osmibitové vzorky  $y[k]$ . Schéma separátoru odstraňujícího vyšší frekvenci, který byl nalezen pomocí evoluce, je možné vidět na obrázku 3. Vstupem jsou sinusové signály o frekvenci  $f_{vzork}/128$  a  $10f_{vzork}/128$ .



Obrázek 3: Separátor signálu skládající se ze 114 hradel (vlevo). Průběh vstupního a výstupního signálu (vpravo)

## 4 ZÁVĚR

V tomto článku jsme ukázali, že evoluční algoritmy poskytují nástroj pro automatický návrh obvodů na úrovni hradel. Jelikož lze navrhovat i obvody, které není člověk schopen vytvořit, je zřejmé, že množina řešení, kterou potenciálně generuje evoluční algoritmus, je větší než-li množina řešení dostupná klasickými metodami návrhu. Pomocí evolučního návrhu můžeme získat obvody, které jsou optimalizované z hlediska našich potřeb. Další z možností je navrhovat takové obvody, které jsou odolné vůči poruchám.

## REFERENCE

- [1] Miller, J., Thomson, P.: Cartesian Genetic Programming. In: Proc. Of the 3rd European Conference on Genetic Programming EuroGP, LNCS 1802, Springer Verlag, Berlin 2000, p. 121-132
- [2] Vašíček, Z., Sekanina, L.: Evoluční návrh kombinačních obvodů, Elektrotechnika 2004/43, <http://www.elektrotechnika.cz/clanky/04043/>