

MEMORY CELL AT SWITCHED-CURRENT TECHNIQUE

Rostislav GELNAR, Master Degree Programme (5)
Dept. of Microelectronics, FEEC, BUT
E-mail: gro@email.cz

Supervised by: Ing. Michal Skocdopole

ABSTRACT

This work deals about properties and exploration of switched-current technique at memory cells, which are used especially for design sigma-delta converters and frequency filters. Objects of this project are also errors of memory cells using switched-current technique and circuit modifications minimizing these errors and comparison technical characteristics of switched-current technique with switched-capacitor technique. Errors of switched-current circuits and its important are described.

1 ÚVOD

Jednou z technik pro navrhování analogových obvodů je technika spínaných proudů označována zkratkou SI (switched-current technique), která konkuruje technice spínaných kapacitorů označovanou zkratkou SC (switched-capacitors technique). Cílem této práce je seznámit především s vlastnostmi techniky spínaných proudů SI a krátce ji porovnat s technikou spínaných kapacitorů SC. Nezbytný je také popis chyb vyskytujících se u techniky spínaných proudů a jejich možnou minimalizaci nebo odstranění pomocí obvodových modifikací.

2 ROZBOR

Technika spínaných proudů využívá pro svou funkci napětově řízené tranzistory MOS a jejich parazitní kapacity v oblasti hradla. Kdežto technika spínaných kapacitorů využívá buňku složenou z uměle vytvořeného velmi přesného kapacitoru a operačního zesilovače s velkým DC ziskem.

Pro proud kolektoru u tranzistoru MOS v jeho saturační oblasti platí zjednodušený vztah [1]:

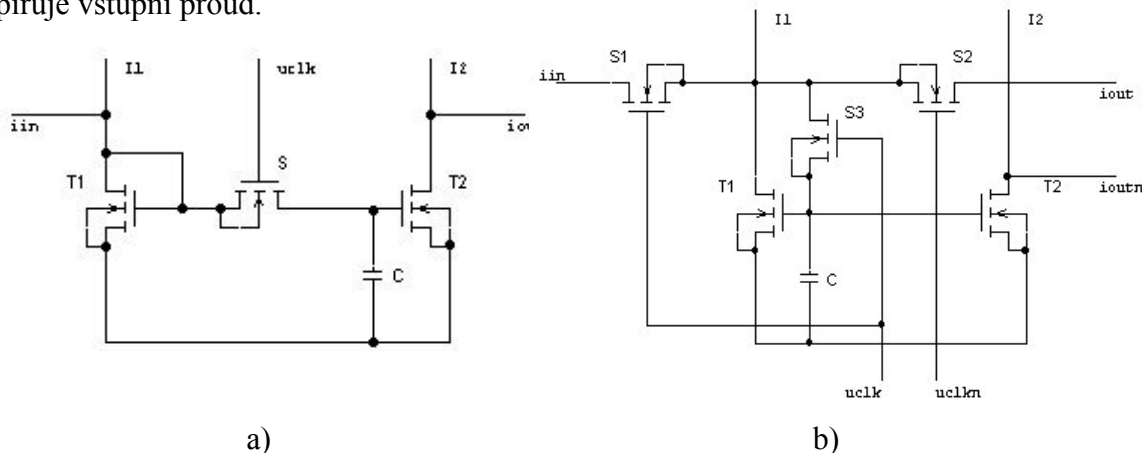
$$i_D = \frac{\mu C_{ox}}{2} \frac{W}{L} (u_{GS} - U_T)^2, \quad (1)$$

kde i_D je proud kolektoru, μ je pohyblivost nosičů náboje, C_{ox} je kapacita hradla na čtverec, W je šířka kanálu, L je délka kanálu, u_{GS} je napětí hradlo-emitor a U_T je prahové

napětí. Vzhledem k vysoké vstupní impedanci hradla MOS tranzistorů, může být napětí zapamatováno prostřednictvím parazitní kapacity, je tedy zapamatován proud kolektoru i_D po odpojení napětí u_{GS} . Na tomto principu pracují všechny buňky využívající techniku spínaných proudů.

2.1 ZÁKLADNÍ PRINCIP BUŇEK PRVNÍ A DRUHÉ GENERACE

Na obr. 1a) je nakresleno zapojení buňky první generace. I_{in} je vstupní proud vstupující do buňky na kolektor tranzistoru $T1$. Když je spínač realizovaný tranzistorem S sepnut, obvod se chová jako klasické proudové zrcadlo se zesílením A . V tomto stavu výstupní proud I_{out} kopíruje průběh vstupního proudu. Jestliže tranzistorem S obvod rozepneme, napětí na hradle tranzistoru $T2$ zůstane zapamatováno parazitní kapacitou hradla C a velikost výstupního proudu je držena konstantní. Po opětovném sepnutí tranzistoru S , výstupní proud dále kopíruje vstupní proud.



Obr. 1: Zapojení paměťové buňky SI a) první generace, b) druhé generace

Na obr. 1b) je zapojení SI buňky druhé generace, jejíž princip je obdobný jako u zapojení buňky první generace, s tím rozdílem, že tranzistor $T1$ je použit jako vstupní i výstupní. Při sepnutých tranzistorech $S1, S3$ prochází tranzistorem $T1$ proud $I_1 + i_{in}$, po rozepnutí tranzistorů $S1, S3$ a sepnutí tranzistoru $S2$ je na výstupu tranzistoru $T2$ negovaný výstupní proud, který je přidržován napětím na parazitní kapacitě C . S použitím zrcadla ($T2$) můžeme výstupní proud odebírat po celou dobu periody.

2.2 VLASTNOSTI OBVODŮ SE SPÍNANÝMI PROUDY

Výrobní cena – protože u SI obvodů není třeba zvlášť vyrábět přesné lineární kapacity, protože postačují parazitní kapacity hradla, je výrobní cena nižší než u techniky spínaných kapacitorů [1]. Vytváření kapacitorů také začíná být problémem v cestě vyšší integrace.

Velká rychlost – nosičem signálu je u SI techniky proud, proto je impedance v uzlech nízká a proto se zapojení SI hodí pro vysokofrekvenční aplikace. Doba ustálení paměťové buňky je dána časovou konstantou [1]:

$$\tau = \frac{C}{g_{m0}}, \quad (2)$$

kde C je celková kapacita na hradle a g_{m0} je transkonduktance paměťového tranzistoru. Reálně dosažitelná frekvence SI buněk je možná i nad 100MHz [1], teoreticky jednotky GHz.

Nízké napájecí napětí – napájecí napětí podle obrázku 1 je dáno [1]:

$$U_{dd} \geq U_T + (u_{GS} - U_T) \sqrt{1 + m_i} + (u_{GS} - U_T)_I, \quad (3)$$

kde m_i je vstupní modulační index. Z rovnice 3 vyplývá, že minimální napájecí napětí je větší než jedno prahové U_T . U obvodů SC je obvykle potřeba operační zesilovač, proto nelze dosáhnout tak nízkého napájecího napětí jako u SI.

Šum – existují dvě základní rozdělení šumu a to nízkofrekvenční, který se projevuje jen při nižších frekvencích a může být potlačen použitím korelovaného dvojitého vzorkování nebo technikou střídavé stabilizace, a tepelný šum, který převažuje u širokopásmových aplikací a je dán rovnicí [1]:

$$u_{rms}^2 = \frac{kT}{C}, \quad (4)$$

kde k je Boltzmanova konstanta, T je absolutní teplota a C je kapacita vzorkovacího kapacitoru.

2.3 CHYBY SI BUNĚK

Chyba nepřizpůsobením – závisí na návrhu layoutu, na technologii, apod.. Snížení vlivu pomáhá řazení do kaskády [1, 2]. U SI buněk se také vyskytují chyby způsobené konečnými hodnotami vstupních výstupních impedancí, ustalovací chyby výstupního proudu, kde doba ustálení proudu je dána [1]:

$$i_{OUT}(t) = -[1 - \exp(-\varpi_0 t)] i_{in}(t). \quad (5)$$

Pronikání hodinové signálu CFE hraje podstatnou roli v analogových obvodech MOS. Chyba CFE vzniká při přechodu z logické úrovně H do L a naopak, kdy na parazitní kapacitu hradla C projde část hodinového signálu přes parazitní kapacitu hradlo-emitor, čímž dojde k výskytu chybového napětí na hradle paměťového tranzistoru. Chybový proud je závislý na velikosti vstupního napětí i na pracovním bodě tranzistoru, také na transkonduktanci a vstupním proudu i_{in} . Další chybou SI buněk je *kapacita hradla a kolektoru*, kterou lze utlumit zvětšením délky kanálu tranzistoru nebo přidáním dodatečné kapacity k hradlu za cenu snížení rychlosti. Přídavný šum je také chybou SI a ten byl již zmíněn v kapitole 2.2.

3 SHRUTÍ

SI buňky jsou výhodnější oproti SC u vlastností které jsou zde rozebrány, ale samozřejmě se u nich vyskytuje také celá řada chyb, které se mohou odstranit modifikovanými zapojeními jako například použitím kaskád, dummy spínačů nebo vylepšených S3I buněk [2]. SI se používají především pro návrh AD převodníků a návrh kmítočtových filtrů.

LITERATURA

- [1] Musil, V.: Integrované funkční bloky se spínanými proudy, Brno, FEI 1999, ISBN 80-214-1412-X
- [2] Šubrt, O.: Technika spínaných proudů, Cvičení z předmětu Analogové a diskretní soustavy, ČVUT, 17.12.2003, www.hippo.feld.cvut.cz/vyuka/ads/cviceni/SC_SI/ads-si.pdf (leden 2004)